



English Translation of Cited Reference 3

KOREAN INTELLECTUAL PROPERTY OFFICE(KR)  
PATENT PUBLICATION(A)

Int. Cl.5

Pub. Date

Nov. 21, 1992

Pub. No.

92-20600

Filing Date

April 10, 1991

Appln. No.

91-5716

Inventor

Du Young, YANG

Applicant

Goldstar Electron Co., Ltd.

Attorney

Yong In KIM; Chang Sup SIM

---

Title of Invention: Process for flatting an element of semiconductor

What is claimed is:

1. A process for flatting an element of semiconductor after forming a word line on a silicon substrate, said process comprising;  
evaporating on the whole an oxidized film formed by reacting an oxygen containing an ozone with TEOS to the thickness corresponding to a height of a gate for flatting, and  
flatting a surface of the oxidized film by etching in the form of that the upper part of the oxidized film of a gate cap which has a different density in comparison with any other parts and the upper part of the silicon substrate in the oxidized film are etched by different speed.
2. The process of claim 1, wherein the ozone contained the oxygen is not less than 5%.
3. The process of claim 1, wherein the etching of the oxidized film is performed by a HF solution with 2.4% or plasma.

BRIEF DESCRIPTION OF THT DRAWINGS

Fig. 2 is a cross sectional illustration representing the process of flatting of the present invention.

⑩Int. Cl.  
H 01 L 21/20

대한민국특허청(KR)

공개특허공보(A)

제 950 호

⑪공개일자 서기 1992. 11. 21

⑫공개번호 92-20600

⑬출원일자 서기 1991. 4. 10

⑭출원번호 91- 5716

심사청구: 없음

⑮발 명 자 양 두 영 경기도 과천시 주공아파트 917동 410호

⑯출 원 인 금성일렉트론 주식회사 대표이사 문 정 환

충청북도 청주시 향정동 50번지

⑰대리인 변리사 김 용 인·심 창 섭

### 반도체 소자의 평탄화 방법

#### 특허청구의 범위

1. 실리콘 기판에 워드라인을 형성한 이후의 공정에 있어서, 표면평탄화를 위해 소정비율의 오존을 포함하는 산소를 TEOS와 반응시켜 생성되는 산화막을 게이트 높이에 상응하는 두께로 전체적으로 증착하는 스텝, 상기 산화막 중 밀도차가 다른 게이트 캡 산화막 상층과 실리콘 기판 상층 부위가 다른 속도로 식각되도록 산화막을 에치하여 표면을 평탄화시키는 스텝이 포함됨을 특징으로 하는 반도체 소자의 평탄화 방법.
2. 제1항에 있어서, 산소에 포함되는 오존은 5%이상인 것을 특징으로 하는 반도체 소자의 평탄화 방법.
3. 제1항에 있어서, 산화막 식각은 약2.4%의 HF용액 또는 플라즈마로 행하는 것을 특징으로 하는 반도체 소자의 평탄화 방법.

※ 참고사항: 최초출원 내용에 의하여 공개하는 것임.

#### 도면의 간단한 설명

제2도는 본 발명에 의한 평탄화 공정 단면도.

